

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-132258

(43)Date of publication of application : 06.05.1992

(51)Int.Cl.

H01L 27/12
H01L 21/02
H01L 25/065
H01L 25/07
H01L 25/18

(21)Application number : 02-254420

(71)Applicant : NEC CORP

(22)Date of filing : 25.09.1990

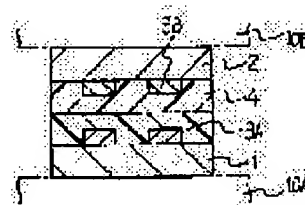
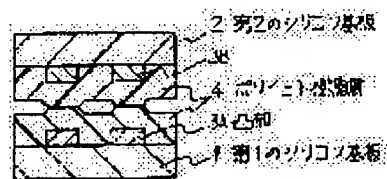
(72)Inventor : HAYASHI YOSHIHIRO

(54) CONNECTING BODY FOR SEMICONDUCTOR SUBSTRATE AND ITS CONNECTION

(57)Abstract:

PURPOSE: To make it possible to connect semiconductor substrates already loaded with semiconductor devices without degrading adhesive strength of the semiconductor substrates themselves by using heat softening polyimide resin that can be softened at a temperature lower than a thermally destructive temperature of the semiconductor devices.

CONSTITUTION: On both a first silicon substrate 1 on the surface of which protrudent sections 3A are prepared and a second silicon substrate 2 on the surface of which protrudent sections 3B are prepared, thermal softening polyimide layer 4 is prepared, respectively. Next, in order to remove solvent from the polyimide resin layer 4, the layer is baked in the nitrogen atmosphere at 100-150°C, further followed by curing the layer in the nitrogen atmosphere at 250-350°C in order to activate imidating reaction of polyimide resin. Next, the polyimide resin painted surface of the first silicon substrate 1 and that of the second silicon substrate 2 are taken opposite to each other and bonded together by pressure heating under reduced pressure.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑫ 公開特許公報(A)

平4-132258

⑤Int. Cl.⁵H 01 L 27/12
21/02
25/065
25/07
25/18

識別記号

B 7514-4M
B 8518-4M

庁内整理番号

④公開 平成4年(1992)5月6日

7638-4M H 01 L 25/08

B

審査請求 未請求 請求項の数 2 (全4頁)

⑬発明の名称 半導体基板の接続体およびその接続方法

⑭特 願 平2-254420

⑮出 願 平2(1990)9月25日

⑯発 明 者 林 喜 宏 東京都港区芝5丁目7番1号 日本電気株式会社内

⑰出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑱代 理 人 弁理士 内 原 晋

明 細 書

発明の名称

半導体基板の接続体およびその接続方法

特許請求の範囲

1. デバイスが形成され表面に凹凸が存在する第1の半導体基板、この第1の半導体基板上に熱軟化性ポリイミド樹脂により接続された第2の半導体基板とを有することを特徴とする半導体基板の接続体。
2. デバイスが形成され表面に凹凸が存在する第1の半導体基板と第2の半導体基板の少なくとも一方の半導体基板表面に熱軟化性ポリイミド樹脂を塗布する工程と、前記第1の半導体基板と第2の半導体基板表面を前記熱軟化性ポリイミド樹脂層を介して真空中で密着させたのち、少なくとも熱軟化性ポリイミド樹脂の軟化温度以上の温度に加熱し加圧する工程とを含むことを特徴とする半導体基板の接続方法。

発明の詳細な説明

〔産業上の利用分野〕

本発明は半導体基板の接続体およびその接続方法に関する。

〔従来の技術〕

従来のシリコン半導体基板どうしを接続する方法を図面を用いて説明する。

シラノール接合を利用して半導体基板を接続する方法は、たとえば、新保により電子情報通信学会 vol. 1, 70, No. 6, pp 593 (1987) に報告されている。この方法では、第2図に示すように、鏡面研磨された第1および第2のシリコン基板11, 12の表面にシラノール基(Si-OH)13を吸着させたのち、このシリコン基板を密着させた状態で加熱・加圧する。この加熱・加圧処理によりSi-OH+HO-Si→Si-O-Siなる反応が生じ、シリコン基板が接続される。

またスピノングラス(SOG)層を介してシ

リコン基板どうしを熱圧着する方法が山田、川崎により1986年秋季第47回応用物理学関連講演会講演予稿集pp495に報告されている。この方法は、まず第3図(a)に示すように、SOG層5が形成された第1および第2のシリコン基板1A、1Bをベークとしたのち密着させ、第3図(b)に示すように、大気中で加熱・加圧することによりこのシリコン基板を接続するものである。

〔発明が解決しようとする課題〕

しかしながら、第2図に示したシラノール基13の化学反応を利用する場合には、シリコン基板表面どうしが接触されている必要があるため、表面に凹凸のあるシリコン基板を接続することはできない。また、接続温度が800℃以上であることから、すでにデバイスの形成されているシリコン基板どうしを接続する目的には不向きである。

一方、接着剤として熱硬化性の無機高分子材料であるSOG層をスピコートにより形成したシリコン基板どうしを大気中で熱圧着する場合に

は、400℃でシリコン基板どうしを接続できる。この方法ではSOG層5によりシリコン基板表面の凸部3A、3Bの段差をある程度緩和することが可能であるが、完全に平坦面なSOG層5の表面を得ることはできない。このSOG層の表面が完全に平坦面でないシリコン基板どうしを大気中で熱圧着した場合、熱硬化性であるSOG層5は粘性流動により変形することができないため、第3図(b)に示したように、SOG層界面どうしの未接触部に気泡6が存在してしまう。この気泡6の存在により、シリコン基板全面にわたる均一な接続を得ることができないため、シリコン基板の接続強度が低下する。

また、エポキシ樹脂接着剤を用いて半導体基板を接続することも可能であるが、その接着耐熱性は140℃程度であり耐熱性に劣る。

本発明の目的は既にデバイスの作り込まれていることにより表面に凹凸の存在するシリコン基板どうしを、素子の劣化や破壊をきたす恐れのない450℃以下の温度で均一に接続し、かつその基

板が200℃以上の温度に保持されても接続強度の低下しない半導体基板の接続体およびその接続方法を提供することである。

(課題を解決するための手段)

本発明の半導体基板の接続体は、デバイスが形成され表面に凹凸が存在する第1の半導体基板と、この第1の半導体基板上に熱軟化性ポリイミド樹脂による接続された第2の半導体基板とを有するものである。

また本発明の半導体基板の接続方法は、デバイスが形成され表面に凹凸が存在する第1の半導体基板と第2の半導体基板の少なくとも一方の半導体基板表面に熱軟化性ポリイミド樹脂を塗布する工程と、前記第1の半導体基板と第2の半導体基板表面を前記熱軟化性ポリイミド樹脂層を介して真空中で密着させたのち、少なくとも熱軟化性ポリイミド樹脂の軟化温度以上の温度に加熱し加工する工程とを含んで構成される。

(作用)

本発明に係る半導体基板の接続方法においては、熱軟化温度がデバイスの熱破壊温度よりも低い熱軟化性ポリイミド樹脂を使用することにより、すでにデバイスの形成されている半導体基板どうしを接続することが可能となる。ポリイミド樹脂を接着剤として用いているため、高温耐熱特性に優れた接続が得られる。また、熱圧着を真空中で行っているため接着界面に気泡が存在することはない。さらに、下地デバイスの存在により塗布したポリイミド樹脂の表面に凹凸があったとしても、熱軟化温度以上ではポリイミド樹脂の粘性流動が生じるため均一の接続界面を得ることができる。

(実施例)

以下に本発明の実施例を図面にもとずいて詳細に説明する。

第1図は本発明の一実施例を説明するための半導体チップの断面図であり、ここでは熱軟化温度(ガラス転移温度)が250~350℃の縮合型ポリイミド樹

脂(耐熱温度420°C程度)を用いた場合を例にとつて述べる。

まず第1図(a)に示すように、表面に凸部3Aが形成された第1のシリコン基板1と表面に凸部3Bが形成された第2のシリコン基板2上にそれぞれ熱軟化性ポリイミド樹脂層4をスピンコーティング法により形成する。次いでポリイミド樹脂層4中の溶媒除去を目的とし、窒素雰囲気中100~150°Cの温度で第1のシリコン基板1と第2のシリコン基板2とを1時間程度バークする。さらに、ポリイミド樹脂のイミド化反応(縮合反応)を生じさせるため、窒素雰囲気中250~350°Cの温度でキュアする。次に第1のシリコン基板1と第2のシリコン基板2とのポリイミド塗布面を向かい合わせる。

次に第1図(b)に示すように、向い合わせた第1及び第2のシリコン基板1,2を真空室中に設置されている下部加圧ヘッド10A上に置く。しかる後、真空ポンプにより真空室を 10^{-3} Torr以下に減圧し、上部加圧ヘッド10Bおよび下部加圧ヘッド10Aを介して第1のシリコン基板1と第2のシリコン基板2を加えるため、この未接触領域が気体で満たされていることはない。さらに、真空室中で加圧ヘッド10A,10Bを介して加熱・加圧してゆくと、ポリイミド樹脂のガラス転移温度を越えると粘性流動が生じ、未接触領域に熱軟化性ポリイミド樹脂の一部が回り込むことにより、第1及び第2のシリコン基板1,2の全面で均一な接続構造を得ることができる。なお、ポリイミド樹脂は400°C以上の耐熱温度を有することから、本実施例により接続された半導体基板は高温耐熱性を有する。

ここに示した実施例では、すでにデバイスが形成され凹凸のあるシリコン基板どうしを接続する場合を説明したが、デバイスの形成されているシリコン基板のデバイスの形成されていない基板上への接続や、凹凸のないシリコン基板どうしの接続も可能であることは自明である。

(発明の効果)

以上説明したように本発明によれば、表面に凹凸のある、すなわちすでにデバイスの形成されている半導体基板どうしを接着強度を低下させるこ

圧・密着させ、さらに上部加圧ヘッド10Bおよび下部加圧ヘッド10Aに埋め込まれている発熱体により昇温・加熱する。シリコン基板に加える圧力は $1\sim 20\text{kg/cm}^2$ とし、また保持温度は少なくともシリコン基板に塗布したポリイミド樹脂のガラス転移温度よりも高く、かつその熱分解温度よりも低い温度とし(ここでは350~400°C)、その温度で5分から30分保持する。その後、真空中で室温までシリコン基板1,2を冷却し、さらに加圧ヘッド10A,10Bへの荷重を解除し、真空室を常圧にした後シリコン基板を取り出す。

上述した本実施例によるシリコン基板の接続方法により、引っ張り強度 190kg/cm^2 以上のシリコン基板接続体がえられた。

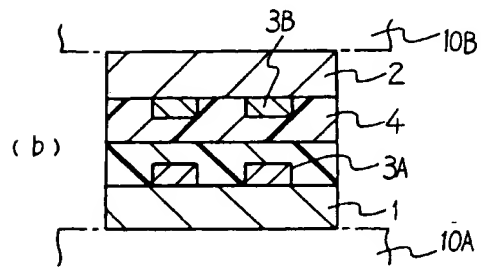
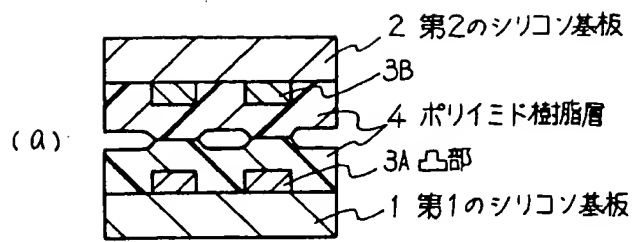
キュアした後の熱軟化性ポリイミド樹脂層4の表面はデバイス層存在部分が凸状となっており、シリコン基板どうしを密着させると、熱軟化性ポリイミド樹脂表面どうしが接触していない領域が存在してしまう。しかし本実施例による方法では、真空中でシリコン基板どうしの密着を行ってとなく接続できる効果がある。特にポリイミド樹脂を接着剤として用いているため、高温耐熱性の優れた接続体を得ることができる。

図面の簡単な説明

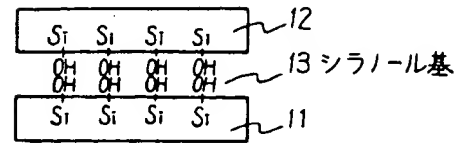
第1図は本発明の一実施例を説明するための半導体チップの断面図、第2図及び第3図は従来例を説明するための半導体チップの断面図である。

1,1A,11…第1のシリコン基板、2,2A,12…第2のシリコン基板、3A,3B…凸部、4…ポリイミド樹脂層、5…SOG層、6…気泡、10A…下部加圧ヘッド、10B…上部加圧ヘッド、13…シラノール基。

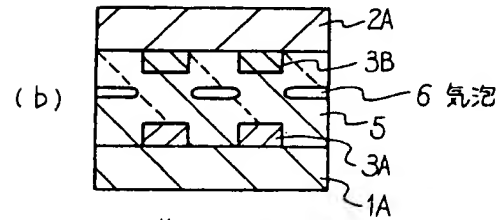
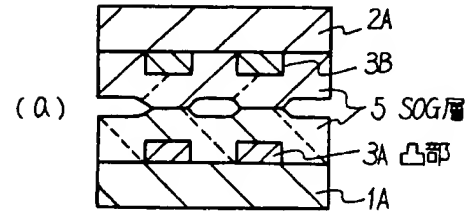
代理人 弁理士 内原 晋



第 1 図



第 2 図



第 3 図